

19 BUNDESREPUBLIK  
DEUTSCHLAND



DEUTSCHES  
PATENT- UND  
MARKENAMT

12 Übersetzung der  
europäischen Patentschrift

9 EP 0 617 558 B 1

10 DE 694 19 796 T 2

51 Int. Cl. 7:  
H 04 N 5/92  
H 04 N 5/94

- 21 Deutsches Aktenzeichen: 694 19 796.3  
96 Europäisches Aktenzeichen: 94 302 051.1  
95 Europäischer Anmeldetag: 22. 3. 1994  
97 Erstveröffentlichung durch das EPA: 28. 9. 1994  
97 Veröffentlichungstag  
der Patenterteilung beim EPA: 4. 8. 1999  
47 Veröffentlichungstag im Patentblatt: 10. 2. 2000

DE 694 19 796 T 2

30 Unionspriorität:  
8923593 24. 03. 1993 JP

73 Patentinhaber:  
Sony Corp., Tokio/Tokyo, JP

74 Vertreter:  
Mitscherlich & Partner, Patent- und Rechtsanwälte,  
80331 München

84 Benannte Vertragsstaaten:  
DE, FR, GB

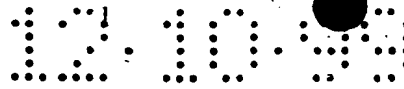
72 Erfinder:  
Uchida, Masashi, c/o Intellectual Property Div.,  
Shinagawa-ku, Tokyo 141, JP; Kondo, Tetsujiro, c/o  
Intellectual Property Div., Shinagawa-ku, Tokyo  
141, JP; Nakaya, Hideo, c/o Intellectual Property  
Div., Shinagawa-ku, Tokyo 141, JP

54 Gerät zur Verdeckung von Fehlern in Daten

Anmerkung: Innerhalb von neun Monaten nach der Bekanntmachung des Hinweises auf die Erteilung des europäischen Patents kann jedermann beim Europäischen Patentamt gegen das erteilte europäische Patent Einspruch einlegen. Der Einspruch ist schriftlich einzureichen und zu begründen. Er gilt erst als eingelegt, wenn die Einspruchsgebühr entrichtet worden ist (Art. 99 (1) Europäisches Patentübereinkommen).

Die Übersetzung ist gemäß Artikel II § 3 Abs. 1 IntPatÜG 1991 vom Patentinhaber eingereicht worden. Sie wurde vom Deutschen Patent- und Markenamt inhaltlich nicht geprüft.

DE 694 19 796 T 2



Die vorliegende Erfindung bezieht sich auf ein Gerät zum Verdecken von Fehlerdaten von Pixeldaten in einem empfangenen digitalen Bildsignal, welches beispielsweise beim Aufzeichnen und/oder Reproduzieren eines digitalen Bildsignals bei einem digitalen Videobandrekorder (VTR) angewandt werden kann, bei dem beispielsweise ein hochwirksames Codierverfahren verwendet wird.

Wenn ein digitales Videosignal auf einem Aufzeichnungsträger, beispielsweise einem Magnetband aufgezeichnet wird, ist die Informationsmenge des digitalen Videosignals groß. In den vergangenen Jahren wurde üblicherweise, um mit dem digitalen Videosignal fertig zu werden, ein hochwirksames Codierverfahren, welches ein solches digitales Videosignal komprimiert, allgemein verwendet. Ein Beispiel eines derartigen hochwirksamen Codierverfahrens ist als "adaptive dynamische Bereichscodierung" (ADRC) bekannt.

Das ADRC-Verfahren ist ein hochwirksames Codierverfahren, welches einen dynamischen Bereich erzielt, der durch einen Maximalwert und einen Minimalwert von mehreren Pixeln bestimmt wird, die in einem zweidimensionalen Block eines Signals enthalten sind, wobei dann das Signal, welches dem dynamischen Bereich entspricht, codiert wird, wie in der USA- 4 703 352 offenbart ist.

Das codierte Ausgangssignal eines ADRC-Verfahrens besteht aus Daten, die als "wichtiges Wort und quantisierte Daten eines jeden Pixels" bezeichnet werden. Das "wichtige Wort" besteht aus einem dynamischen Bereich DR und einem Minimalwert MIN. Wenn ein Fehler im "wichtigen Wort" vorkommen sollte, würde sich der Fehler auf alle Pixel des Blocks ausbreiten. Deshalb werden diese Daten als wichtiges Wort bezeichnet. In bezug auf Fehler von quantisierten Daten breitet sich, da das ADRC-Verfahren nicht Bilddaten in einer räumlichen Richtung komprimiert, sogar wenn ein Fehler in den quantisierten Daten beim Übertragen auftritt, der Fehler nicht auf die decodierten Daten anderer Pixel aus. Wenn somit ein Pixel mit einem Fehler mit Pixeldaten, die dazu benachbart sind, interpoliert werden würde, würde der Fehler unbemerkt sein. Ein solches Interpolationsverfahren wird als "Verdeckungsverfahren" bezeichnet.

Bei dem herkömmlichen pixelweisen Verdeckungsverfahren wird ein Pixel mit einem Fehler durch den Durchschnittswert von benachbarten Pixeln oder einem dazu benach-

barten Pixel ersetzt. Damit wird die Auflösung bei dem fehlerhaften Pixel mit dem Fehler verschlechtert.

- Sogar wenn die optische Verschlechterung null oder klein ist, wenn eine Mehrfachsynchro-  
nisation, wo das Synchronisieren (Dubbing) wiederholt wird, durchgeführt wird,  
5 kann die Bildqualität des wiederhergestellten Bildes verschlechtert sein, da ein decodierter Wert stark entfernt von einem real-decodierten Wert ist.

Gemäß der Erfindung wird ein Gerät zum Verdecken von Fehlerdaten von Pixeldaten bei einem empfangenen digitalen Bildsignal bereitgestellt, welches umfaßt:

- eine Empfangseinrichtung zum Empfangen des digitalen Bildsignals;
- 10 einer Rahmenauflösungseinrichtung zum Ermitteln von Fehlern alle vorgegebenen Einheiten, um ein erstes Fehlerflag in höherwertigen Bitebenen einschließlich zumindest der höchstwertigsten Bitebene von Bitebenen der Pixeldaten im empfangenen digitalen Bildsignal zu erzeugen, und zum Bilden eines zweiten Fehlerflags, welches das Vorhandensein oder Nichtvorhandensein eines Fehlers in jedem der Bits zeigt, die die Pixeldaten bilden alle
- 15 Pixeldaten in den höherwertigen Bitebenen auf der Basis des ersten Fehlerflags; und
- eine Fehlerkorrektureinrichtung zum Berechnen mehrerer möglicher Datenwerte der Pixeldaten und zum Auswählen eines Datenwerts aus den mehreren möglichen Datenwerten heraus, wobei die Korrelation zwischen den Pixeldaten und den umgebenden Pixeldaten in Betracht gezogen wird, auf der Basis des zweiten Fehlerflags, welches das Vorhandensein oder
- 20 Nichtvorhandensein eines Fehlers in jedem der Bits zeigt, welche die Pixeldaten bilden, wenn die Pixeldaten einen Fehler haben.

Die obigen und weiteren Aufgaben, Merkmale und Vorteile der Erfindung werden schnell aus der folgenden ausführlichen Beschreibung deutlich, welche im Zusammenhang mit den Zeichnungen gelesen werden sollte, in denen:

- 25 Fig. 1 eine Blockdarstellung ist, die ein Beispiel des Aufbaus eines Aufzeichnungssystems und eines Wiedergabesystems eines digitalen VTRs zeigt, für den die vorliegende Erfindung angewandt werden kann;

Fig. 2 eine schematische Darstellung ist, die ein Beispiel einer Rahmenbildung im Aufzeichnungssystem von Fig. 1 zeigt;

- 30 Fig. 3 eine schematische Darstellung ist, die den Datenaufbau eines Synchronisationsblocks im Aufzeichnungssystem von Fig. 1 zeigt;

Fig. 4 eine schematische Darstellung ist, die einen Datenaufbau einer jeden Ebene zeigt;

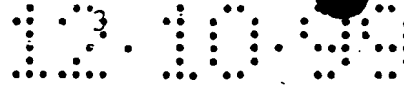


Fig. 5 eine schematische Darstellung ist, die die Numerierung von Pixeln in einem Block zeigt;

Fig. 6 eine schematische Darstellung ist, die ein Beispiel eines Ein-Byte-Fehlers einer Ebene zeigt;

5 Fig. 7 eine schematische Darstellung ist, die ein Beispiel der Art und Weise zeigt, mit dem der Ein-Byte-Fehler Daten in einem Raum beeinträchtigt;

Fig. 8 eine schematische Darstellung ist, die ein Beispiel von quantisierten Daten und Fehlerflags zeigt;

10 Fig. 9 eine Tabelle ist, die ein Beispiel des Ausgangssignals einer Rahmenauflossungsschaltung zeigt;

Fig. 10 eine schematische Darstellung ist, die ein Beispiel von Pixeln zur Verwendung bei einem Verdeckungsverfahren zeigt; und

Fig. 11 ein Flußdiagramm ist, welches einen Ablauf des Verdeckungsverfahrens gemäß einer Ausführungsform der vorliegenden Erfindung zeigt.

15 Es wird nun eine Ausführungsform, bei der ein Verdeckungsgerät nach der vorliegenden Erfindung für einen digitalen VTR angewandt wird, bei dem ein ADRC-Verfahren verwendet wird, beschrieben.

Fig. 1 ist eine Blockdarstellung, die den Aufbau einer Signalverarbeitungssystem in einem digitalen VTR gemäß der Ausführungsform der vorliegenden Erfindung zeigt. Es wird  
20 zunächst ein Aufzeichnungssystem, welches einen Teil des Signalverarbeitungssystems bildet, beschrieben. Ein Videosignal wird zu einem Eingangsanschluß 1 geliefert. Das Videosignal 1 wird zu einem A/D-Umsetzer geliefert. Der A/D-Umsetzer digitalisiert eine Probe des Videosignals auf beispielsweise 8 Datenbits. Die Ausgangsdaten vom A/D-Umsetzer 2 werden zu einer Blocksegmentierungsschaltung 3 geliefert. Bei dieser Ausführungsform segmentiert die  
25 Blocksegmentierungsschaltung 3 den effektiven Bereich eines Rahmens in mehrere Blöcke von beispielsweise 8 x 8 Pixel.

Ein digitales Videosignal von der Blocksegmentierschaltung 3, welches abgetastet wurde und welches in eine Blockfolge transformiert wurde, wird zu einer Mischschaltung 4 geliefert. Die Mischschaltung 4 führt das Mischen (shuffling) blockweise durch. Das Mischen  
30 bedeutet, Raumpositionen von Blöcken in jedem Rahmen zu mischen. Ein Ausgangssignal der Mischschaltung 4 wird zu einer Blockcodierschaltung 5 geliefert. Die Blockcodierschaltung 5 komprimiert und codiert Pixeldaten für jeden Block gemäß dem ADRC-Verfahren. Auf die Mischschaltung 4 kann die Blockcodierschaltung 5 folgen.

Bei dieser Ausführungsform wird als Blockcodierverfahren ein Festlängen-ADRC-Verfahren verwendet. Die Blockcodierungsschaltung 5 ermittelt einen dynamischen Bereich DR und einen Minimalwert MIN eines jeden Blocks und requantisiert Videodaten, wo der Minimalwert eines selben Blocks verschoben wurde, in einem vorgegebenen Quantisierungsschritt. Bei dieser Ausführungsform ist die Anzahl von Quantisierungsbits auf beispielsweise 4 Bits festgelegt. Somit ist der Quantisierungsschritt für den dynamischen Bereich DR geeignet.

Wenn die Anzahl von Quantisierungsbits vier ist, kann durch Unterteilen des dynamischen Bereichs DR durch 16 ein Quantisierungsschritt  $\Delta$  erhalten werden. Die Videodaten werden, wo der Minimalwert für jeden Block entfernt wurde, durch den Quantisierungsschritt  $\Delta$  geteilt. Durch Abrunden des resultierenden Koeffizienten werden Quantisierungsdaten erhalten. Der dynamische Bereich DR, der Minimalwert Min und die quantisierten Daten sind Ausgangsdaten von der Blockcodierschaltung 5.

Die Ausgangsdaten von der Blockcodierschaltung 5 werden zu einer Rahmenbildungsschaltung 6 geliefert. Die Rahmenbildungsschaltung 6 erzeugt eine Parität für den Fehlerkorrekturcode. Zusätzlich erzeugt die Rahmenbildungsschaltung 6 Aufzeichnungsdaten, die eine Folge von Synchronisationsblöcken sind. Der Synchronisationsblock kann einen Block umfassen, für den ein ADRC-Verfahren durchgeführt wurde, oder mehrere solche Blöcke. Als Fehlerkorrekturcode wird beispielsweise ein Produktcode verwendet, um die Fehlerkorrekturcodierung sowohl in der horizontalen Richtung als auch in der vertikalen Richtung der Datenmatrix durchzuführen. Zu den codierten Daten wird ein Synchronisationsblock-Synchronisationssignal und ein ID-Signal sowie die Parität hinzugefügt.

Fig. 2 zeigt ein Beispiel des Aufbaus von Aufzeichnungsdaten, die von der Rahmenbildungsschaltung 6 geliefert werden. Jeder Synchronisationsblock beginnt mit einem Synchronisationssignal (SYNC), auf den ein ID-Signal zum Steuern folgt. Im Datenbereich eines jeden Synchronisationsblocks sind ein dynamischer Bereich DR, ein Minimalwert MIN und quantisierte Daten, die jedem Pixel entsprechen.

Die Aufzeichnungsdaten sind so aufgebaut, daß mehrere solcher Synchronisationsblöcke in einer zweidimensionalen Matrix angeordnet sind. In Fig. 2 zeigt eine gestrichelte Linie die Grenze eines Synchronisationsblocks. Die Fehlerkorrekturcodierung wird sowohl in der horizontalen Richtung (Reihe) als auch in der vertikalen Richtung (Spalte) der zweidimensionalen Matrix durchgeführt. Redundante Daten, die aus Horizontal-Daten gebildet sind, bilden eine Innencodeparität. Redundante Daten, die aus Vertikal-Daten gebildet sind, bilden eine

Außencodeparität. Das heißt, daß die Fehlerkorrekturcodierung einen sogenannten Produktcode verwendet.

Fig. 3 zeigt ein Beispiel des Datenaufbaus eines Synchronisationsblocks. In diesem Beispiel ist das codierte Ausgangssignal eines jeden Blocks, für den ein ADRC-Verfahren durchgeführt wurde, in einem Synchronisationsblock gespeichert. Wie oben beschrieben hat, da die Anzahl von Bits der quantisierten Daten auf vier festgelegt ist, ein Block 64 quantisierte Daten zur Folge (da  $4 \times 8 \times 8 = 32 \text{ Bytes} = 128 \text{ Bits}$ ). Wenn das höchstwertigste Bit, das zweit-höchstwertigste Bit, das dritt-höchstwertigste Bit und das niedrigstwertigste Bit der quantisierten Daten als MSB, 2.MSB, 3.MSB und LSB bezeichnet werden, werden quantisierte Daten eines jeden Blocks in MSB, 2.MSB, 3.MSB und LSB angeordnet, wobei jeder von diesen anschließend als Ebene bezeichnet wird.

Quantisierte Pixeldaten eines ADRC-Blocks, die voneinander beabstandet sind, sind in jedem Byte angeordnet, welches eine Fehlerermittlungseinheit in einem Synchronisationsblock ist. Anders ausgedrückt sind die quantisierten Daten in den Ebenen mit einem Muster angeordnet, wie in Fig. 4 gezeigt ist. Die Zahlen in Fig. 4 zeigen räumliche Positionen von Pixeln eines Bildes, welches in Fig. 5 gezeigt ist. Die Zahlen unter den Block von Fig. 4 sind Bytenummern für jede Ebene. Beispielsweise sind MSBs von quantisierten Daten von Pixelnummern (56, 39, 22, 5, 52, 35, 18, 1), die in jedem ersten Byte enthalten sind, in der MSB-Ebene von Fig. 3 angeordnet. Wie in Fig. 4 gezeigt ist, kann durch Ändern der Positionen von Pixeln eines jeden Blocks, sogar während ein Fehler in einem Byte auftritt, wenn Daten reproduziert werden, die Wahrscheinlichkeit, daß Fehler gleichzeitig in benachbarten Pixeln auftreten, wenn Daten decodiert werden, vermindert werden.

Fig. 6 und 7 sind schematische Darstellungen, um zu erklären, wie ein derartiger Sekundärfehler vermieden werden kann. Es sei angenommen, daß Fehler in einem bestimmten Byte vorkommen (nämlich im dritten Byte in diesem Fall), wie durch die schraffierten Bereiche in Fig. 6 gezeigt ist. Wenn die Daten, die in Fig. 6 gezeigt sind, decodiert werden, treten Fehler lediglich in Pixeln an den Positionen auf, die in Fig. 7 schraffiert sind. Da Fehler nicht in 8 Pixeln auftreten, die dem Pixel mit dem Fehler benachbart sind, können Fehler leicht verdeckt werden.

Gemäß Fig. 1 liefert die Rahmenbildungsschaltung 6 Aufzeichnungsdaten, die eine Folge von Synchronblöcken sind, zu einer Kanalcodierschaltung 7. Die Kanalcodierschaltung 7 führt eine Kanalcodierverarbeitung durch, um so die Gleichkomponente aus den Aufzeichnungsdaten zu reduzieren. Ausgangsdaten der Kanalcodierschaltung 7 werden in einem

Bitstrom umgesetzt. Das Ausgangssignal der Kanalcodierschaltung 7 wird zu einem Drehkopf H über einen Aufzeichnungsverstärker 8 geliefert. Damit werden die Aufzeichnungsdaten auf schrägen Spuren eines Magnetbandes T aufgezeichnet. Normalerweise werden zwei oder mehrere Drehköpfe im Aufzeichnungssystem verwendet. In der Zeichnung jedoch ist aus Einfach-

5 heitsgründen nur ein Kopf gezeigt.

Anschließend wird nun mit Hilfe von Fig. 1 der Aufbau eines Wiedergabesystems beschrieben. Daten werden durch einen Drehkopf H von einem Magnetband T reproduziert. Die reproduzierten Daten werden zu einer Kanaldecodierschaltung 12 über einen Reproduktionsverstärker 11 geliefert. Die Kanaldecodierschaltung 12 decodiert die Daten, die kanal-

10 codiert wurden. Ausgangsdaten der Kanaldecodierschaltung 12 werden zur Rahmenauflösungsschaltung 13 geliefert.

Die Rahmenauflösungsschaltung 13 decodiert den Fehlerkorrekturcode für jedes Byte, um dadurch einen Fehler eines jeden Datenbytes zu korrigieren. Ein Fehlerflag wird für jedes Datenbyte gesetzt, welches nicht durch die Fehlerkorrektur wiederhergestellt werden

15 kann, um so dieses von Daten ohne Fehler zu unterscheiden. Danach werden die Aufzeichnungsdaten in verschiedene Daten aufgebrochen. Die Rahmenauflösungsschaltung 13 liefert Daten (von 8 Bits) und das Fehlerflag (von einem Bit) entsprechend dem dynamischen Bereich DR und dem Minimalwert MIN. Außerdem liefert die Rahmenauflösungsschaltung 13 Daten (von 4 Bits) und das Fehlerflag (von 4 Bits), welche zeigen, ob oder nicht eine Ebene einen

20 Fehler hat, die den quantisierten Daten entspricht.

Anschließend wird nun mit Hilfe von Fig. 8 das Verfahren für die Fehlerflags beschrieben. In Fig. 8 zeigt eine Zeile FEHLERFLAG ein Fehlerflag für jedes Byte. In der FEHLERFLAG-Zeile zeigt 0 das Nichtvorhandensein eines Fehlers, während 1 das Vorhandensein eines Fehlers zeigt. Die Zeilen für QUANTISIERTE DATEN zeigen quantisierte

25 Daten von Fig. 3. Die Zahlen in den QUANTISIERTEN-DATEN-Zeilen sind nicht Realdaten, sondern Adressen, die den räumlichen Positionen der Pixel von Fig. 5 entsprechen.

Wenn der Status des Fehlerflags eines jeden Bytes so ist, wie in Fig. 8 gezeigt ist, ist ein Fehler in den MSBs der quantisierten Daten (9, 26, 43, ... , 64) aufgetreten; ein Fehler ist aufgetreten in den 2.MSB der quantisierten Daten (1, 18, 35, ... , 56); ein Fehler ist aufgetreten in den 3.MSBs der quantisierten Daten (41, 58, 11, ... , 32), ein Fehler ist aufgetreten in den 3.MSBs der quantisierten Daten (57, 10, 27, ... 48); und ein Fehler ist aufgetreten in den

30 LSBs der quantisierten Daten (49, 2, 19, ... , 40).

1 2 3 4 5 6 7

Diese Fehlerflags werden in Vier-Bit-Fehlerflags entsprechend den jeweiligen Ebenen umgesetzt. Wenn beispielsweise ein Fehler nur im 2.MSB aufgetreten ist, wird der Wert des Fehlerflags zu 0100. Wenn Fehler in den MSB und LSB aufgetreten sind, wird der Wert des Fehlerflags zu 1001. Fig. 9 ist eine Tabelle, die ein Beispiel der Beziehung zwischen codierten Ausgangsdaten eines Blocks und deren Fehlerflags zeigt. Die Zahlen der Daten und Fehlerflags in der Zeichnung sind in binärer Schreibweise dargestellt.

Die Ausgangsdaten (für jeden Block) der Rahmenauflösungsschaltung 13 bestehen aus einem dynamischen Bereich DR (von 8 Bits), einem Minimalwert MIN (von 8 Bits), einem Fehlerflag (von einem Bit), Quantisierungsdaten (von vier Bits pro Pixel), und einem Fehlerflag (von vier Bits). Die Ausgangsdaten der Rahmenauflösungsschaltung 13 werden zur Blockdecodierschaltung 14 geliefert.

Die Blockdecodierschaltung 14 erzeugt einen decodierten Wert  $L_i$  für jedes Pixel. Bei der ADRC-Decodierung kann, wenn die Anzahl von Pixeln des Quantisierungscode 4 ist, der decodierte Wert  $L_i$  durch die folgende Gleichung angegeben werden:

$$\begin{aligned} L_i &= [(DR / (2^4) \times x_i + MIN + 0,5] \\ &= [\Delta \times x_i + MIN + 0,5] \end{aligned}$$

wobei  $x_i$  der Wert eines quantisierten Codesignals ist;  $\Delta$  ein Quantisierungsschritt ist; und  $[ ]$  eine Gauss-Schreibweise ist. Die Blockdecodierungsschaltung 14 hat den Aufbau, bei dem die arithmetischen Operationen in "[ ]" beispielsweise in einem ROM und die Addition des Minimalwerts MIN durchgeführt wird.

Wenn der Quantisierungscode eines Pixels einen Fehler hat, wird dieser nicht decodiert. Anstelle davon werden die Quantisierungsdaten und das Fehlerflag so ausgegeben wie sie sind. Wenn der herkömmliche ADRC-Decodierungsprozeß durchgeführt wird, wird der dynamische Bereich DR und der Minimalwert MIN nicht ausgegeben. Bei der vorliegenden Erfindung jedoch werden diese Daten ausgegeben.

Die decodierten Daten der Blockdecodierschaltung 14 werden zu einer Entmischschaltung 15 geliefert. Die Entmischschaltung 15 ist eine komplementäre Schaltung zur oben beschriebenen Mischschaltung 4 des Aufzeichnungssystems. Anders ausgedrückt stellt die Entmischschaltung 15 die räumlichen Positionen der Pixel eines jeden Blocks auf die ursprünglichen räumlichen Positionen wieder her. Ausgangsdaten der Entmischschaltung 15 werden zu einer Blockdesegmentierschaltung 16 geliefert. Die Blockdesegmentierschaltung 16 stellt Daten einer Blockfolge in Daten einer Rasterabtastfolge wieder her.



Die Ausgangsdaten der Blockdesegmentierschaltung 16 werden zu einer Fehlerkorrekturschaltung 17 geliefert. Die Fehlerkorrekturschaltung 17 führt eine Verdeckungsverarbeitung für jedes Pixel mit einem Fehler durch, wobei Daten von benachbarten Pixeln verwendet werden. Anschließend wird das Verdeckungsverfahren gemäß der vorliegenden Erfindung beschrieben. Fig. 11 ist ein Flußdiagramm, welches das Verdeckungsverfahren zeigt.

Es wird nun Beispiel des Verdeckungsverfahrens beschrieben. Ein Fehler eines jeden Pixels wird durch Festlegung ermittelt, ob der Wert des Fehlerflags der Daten nicht 0 ist. Wenn der Wert des Fehlerflags nicht 0 ist, werden die Daten zu quantisierten Daten statt zu den decodierten Daten. Wenn man annimmt, daß das Pixel X einen Fehler hat, wird dessen Quantisierungscode zu 0110 (in binärer Schreibweise), und dessen Fehlerflag wird zu 1000 (in binärer Schreibweise). In diesem Fall zeigt das Vier-Bit-Fehlerflag, daß ein Fehler nur an MSB aufgetreten ist. Somit ist der wahre Quantisierungscode des Pixels X entweder 0110 oder 1110. Im Schritt 20 werden alle quantisierten Daten, die für das Pixel X möglich sind, berechnet.

Decodierte Daten aller quantisierten berechneten Daten werden erhalten, um so Bewerber der decodierten Werte zu bilden (im Schritt 21). Es sei angenommen, daß der dynamische Bereich DR eines Blocks, der das Pixel X umfaßt, gleich 129 ist und der Minimalwert MIN gleich 35 ist. Wenn in diesem Fall die oben beschriebene Gleichung für das Decodierverfahren verwendet wird, wird der wahre decodierte Wert des Pixels X 83 oder 148.

Wie in Fig. 10 gezeigt, sei angenommen, daß Pixel auf der unmittelbaren linken Seite und der unmittelbaren rechten Seite des Objektpixels X die Pixel A und B sind. Der Durchschnittswert der decodierten Daten der Pixel A und B wird erhalten (im Schritt 22). Wenn beide decodierte Daten der Pixel A und B 91 sind, ist deren Durchschnittswert 91. Die Differenzwerte zwischen jedem der decodierten Daten und dem Durchschnittswert werden erhalten (im Schritt 23). In diesem Fall sind die Differenzwerte  $91 - 83 = 8$  und  $148 - 91 = 57$ .

Die decodierten Daten, deren Absolutwert des Differenzwerts minimal ist, werden als decodierte Daten des Pixels X ausgegeben (im Schritt 24). In diesem Fall ist der wahre decodierte Wert des Pixels X am meisten wahrscheinlich gleich 83 aufgrund der Korrelation in der horizontalen Richtung des Bilds. Somit wird der Wert 83 als decodierter Wert des Pixels X ausgegeben.

Aus Gründen der Einfachheit wird angenommen, daß Pixel zur Verwendung bei dem Verdeckungsverfahren zwei Pixel auf der unmittelbaren linken und der unmittelbaren rechten Seite des Objektpixels X sind. Jedoch können vier Pixel an der unmittelbaren oberen, der unmittel-

telbar unteren, der unmittelbar linken und unmittelbar rechten Position des Objektpixel X verwendet werden. Zusätzlich können acht Pixel, die unmittelbar das Objektpixel X umgeben, verwendet werden. Ausgangsdaten der Fehlerkorrekturschaltung 17 werden zu einem D/A-Umsetzer 18 geliefert. Damit können Daten in einer Rasterabtastfolge entsprechend jedem Pixel an einem Ausgangsanschluß 19 erhalten werden.

Zusammengefaßt kann gemäß dem Gerät zur Verdeckung eines digitalen Bildsignals nach der vorliegenden Erfindung ein Fehlerflag für jedes Bit des Quantisierungscode gesetzt werden. Bewerber von decodierten Daten können stark reduziert werden. Aus der reduzierten Anzahl von Bewerbern werden decodierte Daten mit einer räumlichen Korrelation zwischen einem Objektpixel und benachbarten Pixeln festgelegt.

Anders ausgedrückt können bei dem herkömmlichen Verfahren, da nur ein Ein-Bit-Fehlerflag für den Quantisierungscode vorgesehen ist, die Daten von decodierten Daten nicht auf eine kleine Anzahl beschränkt werden. Somit wird ein Pixel mit einem Fehler durch Interpolieren mit dem Durchschnittswert von benachbarten Pixeln räumlich oder zeitlich oder durch dessen Ersetzen mit einem benachbarten Pixel verdeckt. Folglich wird das Pixel mit dem Fehler unauffällig verdeckt.

Auf der anderen Seite werden gemäß der Erfindung, da decodierte Daten, die geliefert werden sollen, aus einer kleinen Anzahl von Bewerbern ausgewählt werden, die immer korrekte codierte Daten enthalten, wahre decodierte Daten sehr wahrscheinlich wiederhergestellt. Bei dem herkömmlichen System wird die Wiederherstellung des verdeckten Bereichs oft verschlechtert. Jedoch ist gemäß der vorliegenden Erfindung die Wahrscheinlichkeit, daß die ursprüngliche Auflösung beibehalten wird, hoch.

Zusätzlich ist es nicht immer notwendig, Fehler aller Bitebenen zu verdecken. Beispielsweise kann ein Flag in bezug auf das LSB von allen decodierten Daten, welches zu einem kleinen Fehler führt, ignoriert werden.

Bei der oben beschriebenen Ausführungsform wurde ein digitaler VTR, bei dem ein hochwirksames Codiervorgang durchgeführt wird, beschrieben. Die vorliegende Erfindung ist jedoch nicht auf einen solchen digitalen VTR beschränkt. Anstelle davon kann die vorliegende Erfindung für digitale VTRs angewandt werden, die kein Datenkomprimierungsverfahren durchführen.

Außerdem kann die vorliegende Erfindung nicht nur bei digitalen VTRs verwendet werden, sondern auch für verschiedene andere Anwendungen, bei denen Übertragungswege verwendet werden.

1:10:00

Wie oben beschrieben ist gemäß der vorliegenden Erfindung in bezug auf die Decodierung von quantisierten Daten, bei denen ein Fehler vorgekommen ist, die Wahrscheinlichkeit, getreue decodierte Werte zu erhalten, hoch. Wenn somit das Verfahren der vorliegenden Erfindung für einen digitalen VTR angewandt wird, kann, sogar, wenn Fehler in den reproduzierten Daten auftreten, ein ausgezeichnetes Wiedergabebild erhalten werden.

5

SONY CORPORATION

EP 94 302 051.1-2202

694 19 796.8 -08

## Patentansprüche

5

1. Gerät zum Verdecken von Fehlerdaten von Pixeldaten in einem empfangenen digitalen Bildsignal, welches umfaßt:

eine Empfangseinrichtung (H, 11) zum Empfangen des digitalen Bildsignals;

10 einer Rahmenauflösungseinrichtung (13) zum Ermitteln von Fehlern alle vorgegebenen Einheiten, um ein erstes Fehlerflag in höherwertigen Bitebenen einschließlich zumindest der höchstwertigsten Bitebene von Bitebenen der Pixeldaten im empfangenen digitalen Bildsignal zu erzeugen, und zum Bilden eines zweiten Fehlerflags, welches das Vorhandensein oder Nichtvorhandensein eines Fehlers in jedem der Bits zeigt, die die Pixeldaten bilden alle Pixeldaten in den höherwertigen Bitebenen auf der Basis des ersten Fehlerflags; und

15 eine Fehlerkorrektureinrichtung (17) zum Berechnen mehrerer möglicher Datenwerte der Pixeldaten und zum Auswählen eines Datenwerts aus den mehreren möglichen Datenwerten heraus, wobei die Korrelation zwischen den Pixeldaten und den umgebenden Pixeldaten in Betracht gezogen wird, auf der Basis des zweiten Fehlerflags, welches das Vorhandensein oder Nichtvorhandensein eines Fehlers in jedem der Bits zeigt, welche die Pixeldaten bilden, wenn die Pixeldaten einen Fehler haben.

20

2. Gerät nach Anspruch 1, wobei das digitale Bildsignal, welches durch die Empfangseinrichtung (H, 11) empfangen wird, aufgebaut ist, indem jedes Bit für jede von mehreren Bitebenen angeordnet ist, die mehrere Pixeldaten umfassen, und wobei mehrere Bits der  
25 Pixeldaten, die eine Einheit der Fehlerermittlung in jeder der Bitebenen umfassen, die mehrere Bits aufweisen, die Pixeldaten an Positionen umfassen, die voneinander beabstandet sind.

25

3. Gerät nach Anspruch 2, wobei die Korrektureinrichtung (17) einen Datenwert aus den mehreren Datenwerten heraus auswählt, die berechnet werden, indem zwei Pixeldaten,  
30 die den Pixeldaten mit einem Fehler horizontal benachbart sind, als Umgebungspixeldaten der Pixeldaten mit einem Fehler verwendet werden, wobei die Korrelation zwischen den Pixeldaten mit einem Fehler und den beiden Pixeldaten, die dazu benachbart sind, in Betracht gezogen wird.

30

Sony Corporation  
694 19 796.8-08

Fig. 1

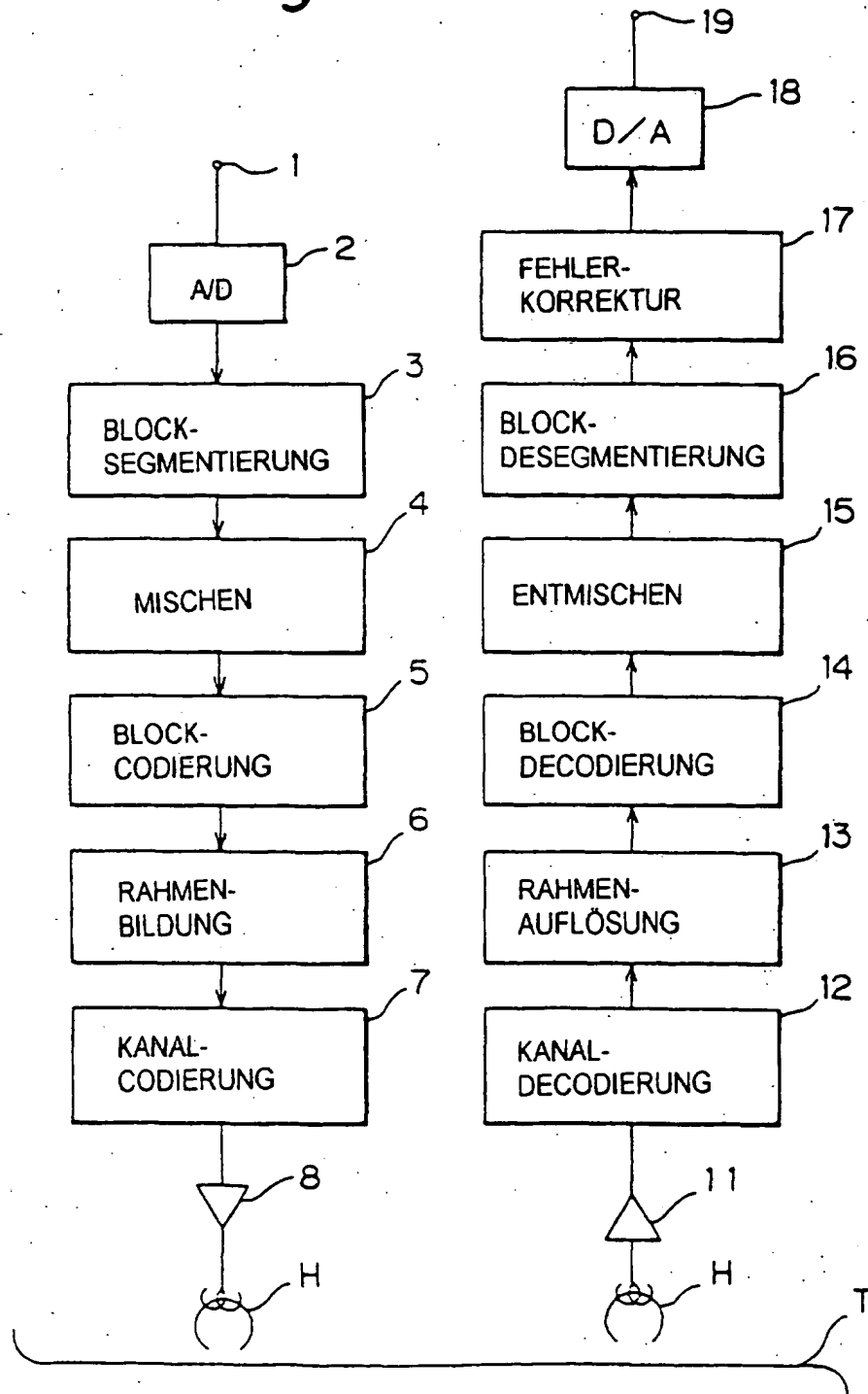
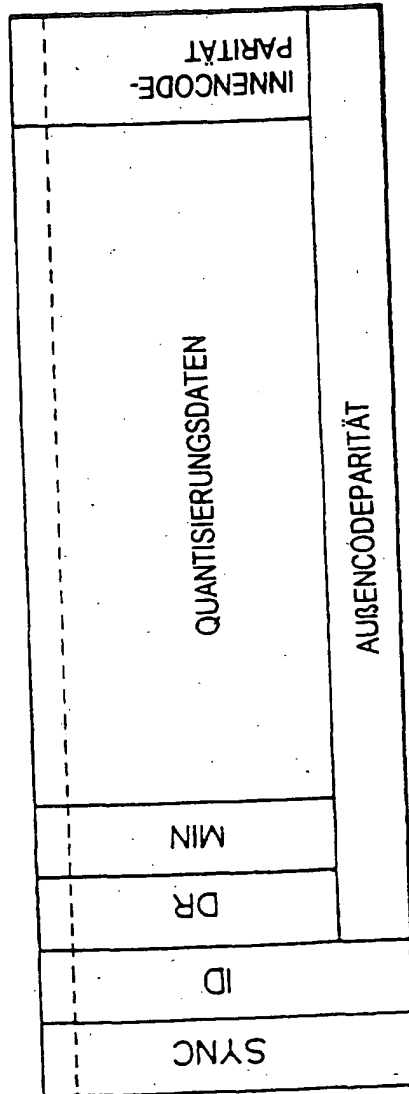


Fig. 2



12.10.99

2/8

Fig. 3

QUANTISIERUNGSDATEN

DR	MIN	MSB	2.MSB	3.MSB	LSB
----	-----	-----	-------	-------	-----

12.10.99  
 $\frac{3}{8}$

10.10.99  
4/8

Fig. 4

56	24	64	32	8	40	16	48
39	7	47	15	55	23	63	31
22	54	30	6	38	62	46	14
5	37	13	45	21	53	29	61
52	20	60	28	4	36	12	44
35	3	43	11	51	19	59	27
18	50	26	58	34	2	42	10
1	33	9	41	17	49	25	57
1	2	3	4	5	6	7	8

Fig. 5

HORIZONTALE  
RICHTUNG  
→

VERTIKALE  
RICHTUNG  
↓

1	2	3	4	5	6	7	8
9	10	11	12	13	14	15	16
17	18	19	20	21	22	23	24
25	26	27	28	29	30	31	32
33	34	35	36	37	38	39	40
41	42	43	44	45	46	47	48
49	50	51	52	53	54	55	56
57	58	59	60	61	62	63	64



12 10 99  
5/8

Fig. 6

56	24	64	32	8	40	16	48
39	7	47	15	55	23	63	31
22	54	30	6	38	62	46	14
5	37	13	45	21	53	29	61
52	20	60	28	4	36	12	44
35	3	43	11	51	19	59	27
18	50	26	58	34	2	42	10
1	33	9	41	17	49	25	57
1	2	3	4	5	6	7	8

Fig. 7

HORIZONTALE  
RICHTUNG  
→

VERTIKALE  
RICHTUNG  
↓

1	2	3	4	5	6	7	8
9	10	11	12	13	14	15	16
17	18	19	20	21	22	23	24
25	26	27	28	29	30	31	32
33	34	35	36	37	38	39	40
41	42	43	44	45	46	47	48
49	50	51	52	53	54	55	56
57	58	59	60	61	62	63	64



12.10.99  
7/8

Fig. 9

	DATEN	FEHLERFLAG
D R	10011000	0
M I N	00110101	0
QUANTISIERUNGSDATEN 1	0010	0100
QUANTISIERUNGSDATEN 2	0110	0001
QUANTISIERUNGSDATEN 3	1000	0000
...	...	...
QUANTISIERUNGSDATEN 63	0011	0000
QUANTISIERUNGSDATEN 64	0001	1000

Fig. 10

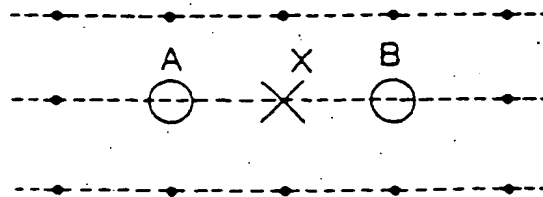
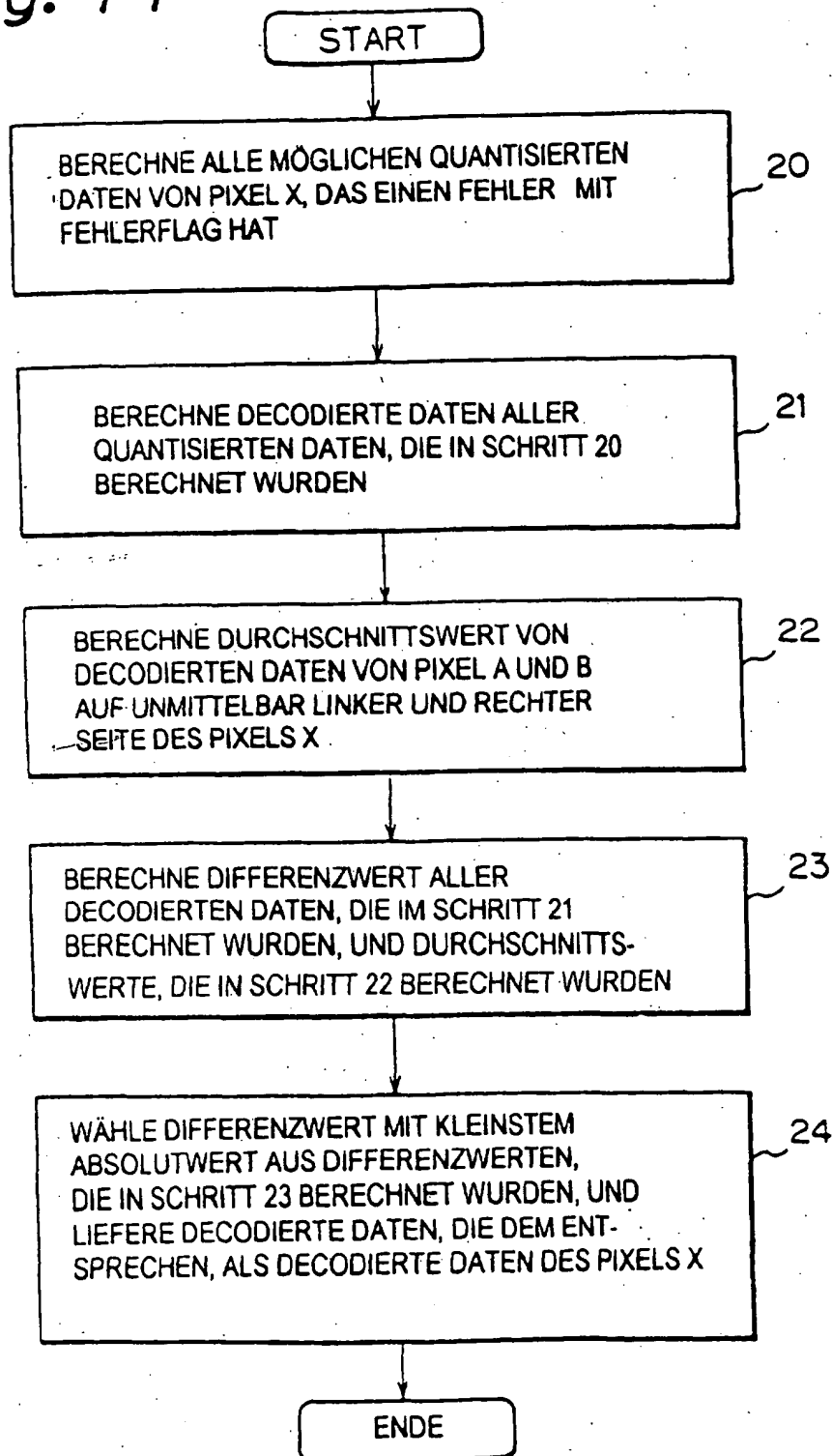


Fig. 11



Docket # GR00P/12473

Applic. # 09/886,563

Applicant: Graf

Lerner and Greenberg, P.A.

Post Office Box 2480

Hollywood, FL 33022-2480

Tel: (954) 925-1100 Fax: (954) 925-1101